

Résumé de thèse : Thomas PALLARO

(laboratoire IMS)

Les travaux de thèse s'inscrivent dans le cadre général de l'évaluation des performances et de la fiabilité des transistors HEMTs GaN en fonctionnement RF et circuits intégrés associés. L'objectif des travaux de thèse est de définir une méthodologie permettant d'établir une aire de sécurité de fonctionnement dynamique des composants pour en identifier les limites en conditions opérationnelles. En d'autres termes, nous souhaitons répondre aux questions suivantes :

Quel serait le cycle de charge maximal pour assurer un fonctionnement optimal et fiable de l'amplificateur ?

Les excursions maximales atteintes en fonctionnement RF adressent-elles les mêmes mécanismes de dégradation qu'en fonctionnement DC ?

Un autre objectif de ces travaux est d'établir le lien entre les formes d'ondes des signaux (tensions et courants) aux bornes du transistor lors d'un fonctionnement RF en régime de compression de gain, et l'amplitude des dégradations RF en se basant sur l'état des connaissances sur les modes et les mécanismes physiques de dégradation.

Les travaux de thèse à réaliser pour obtenir l'aire de sécurité de fonctionnement dynamique comprendront trois étapes.

La première consistera à évaluer par simulation à l'aide du modèle grand signal non-linéaire du transistor les formes d'ondes dans différentes classes de fonctionnement.

La seconde étape consistera à développer, dans l'environnement de la plateforme NANOCOM du laboratoire IMS, un banc de caractérisation des formes d'onde en fonctionnement RF afin de confronter les mesures et la simulation des formes d'ondes. En effet, un banc de vieillissement RF classique ne permet pas de relever les formes d'onde temporelles des tensions en entrée et en sortie mais uniquement l'évolution de la puissance de sortie en fonction de la puissance d'entrée pour différentes impédances présentées. Les essais sont, la plupart du temps, seulement réalisés autour d'un point de fonctionnement représentatif de l'application.

La troisième étape des travaux sera dédiée aux essais de vieillissement accéléré. Le protocole de test comprendra la réalisation de tests de vieillissement RF sous contraintes échelonnées en augmentant progressivement la compression du gain. Les mesures de reprises comprendront, d'une part, une caractérisation I-V en mode statique et en mode pulsé du transistor, d'autre part, une mesure de la puissance de sortie et une acquisition des formes d'ondes temporelles. Les évolutions des paramètres statiques pourront alors être corrélées avec celle de la puissance de sortie pour localiser l'origine des dégradations physiques et évaluer les limites de l'aire de sécurité de fonctionnement dynamique. Les déformations des formes temporelles seront également confrontées aux simulations afin d'identifier les évolutions des paramètres du modèle non-linéaire du transistor. Il en résultera la possibilité de déterminer l'impact des dégradations des paramètres électriques du transistor sur les performances des circuits. A terme, ces résultats devraient contribuer à l'amélioration de la prédiction de la durée de vie des circuits RF.